

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-142074
 (43)Date of publication of application : 25.05.2001

(51)Int.Cl.

G02F 1/1339

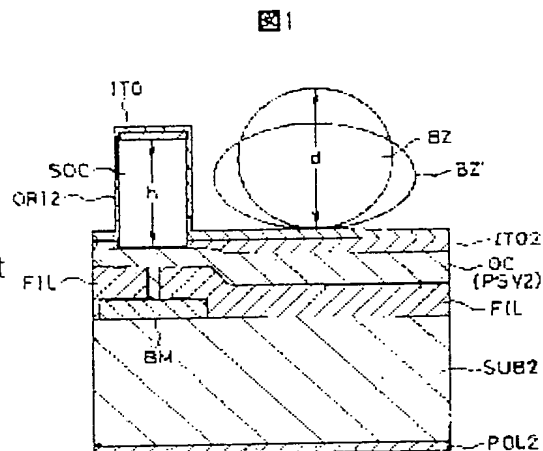
(21)Application number : 11-319599 (71)Applicant : HITACHI LTD
 (22)Date of filing : 10.11.1999 (72)Inventor : IMABAYASHI MAKIKO
 HASEGAWA SHINJI
 IWAKABE YASUSHI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent irregularity in the luminance in the display screen due to an inhomogenous state of the cell gap and to display an image of high quality:

SOLUTION: The device is equipped with at least two kinds of color filters FIL with different colors for the color display, black matrix BM formed between the color filters, pixel-forming electrode ITO2, and alignment film on one of the substrates, and with a columnar spacer SOC formed to almost same height as the desired gap and fixed to at least one of the substrates, and with a particulate spacer BZ made of a resin present between the substrates and having a little larger particle size than the height of the columnar spacer SOC.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-142074

(P2001-142074A)

(43) 公開日 平成13年5月25日 (2001.5.25)

(51) Int.Cl.⁷

G 0 2 F 1/1339

識別記号

5 0 0

F I

G 0 2 F 1/1339

テマコード^{*} (参考)

5 0 0 2 H 0 8 9

審査請求 未請求 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願平11-319599

(22) 出願日 平成11年11月10日 (1999. 11. 10)

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 今林 真紀子

千葉県茂原市早野3300番地 株式会社日立

製作所ディスプレイグループ内

(72) 発明者 長谷川 真二

千葉県茂原市早野3300番地 株式会社日立

製作所ディスプレイグループ内

(74) 代理人 100093506

弁理士 小野寺 洋二

最終頁に続く

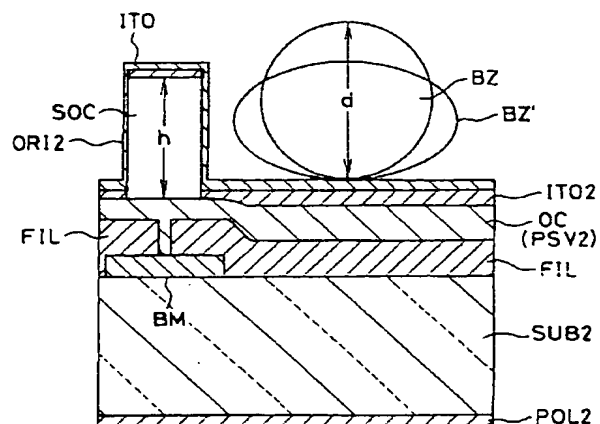
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】セルギャップの不均一による表示画面内の輝度むらを防止して高品質の画像表示を得る。

【解決手段】基板の一方に形成されたカラー表示のための色の異なる少なくとも2種類以上のカラーフィルタFILと各カラーフィルタの間に介在させたブラックマトリクスBMと、画素形成電極ITO2と、配向膜とを有し、基板の少なくとも一方に基板間の所望のギャップにほぼ等しい高さで固定的に形成した柱状スペーサSOCと、基板の間に介在して平均粒径が柱状スペーサSOCの高さより若干大なる樹脂材料の粒状スペーサBZとを具備した。

図1



【特許請求の範囲】

【請求項1】少なくとも一方が透明な一对の基板と、前記一对の基板の一方に形成されたカラー表示のための色の異なる少なくとも2種類以上のカラーフィルタおよび各カラーフィルタの間に介在させたブラックマトリクスと、前記一对の基板の少なくとも一方の基板上に形成された画素形成電極と、前記一对の基板の間に誘電異方性を有する液晶層およびこの液晶層を構成する液晶組成物の分子配列を所定の方向に配列させるための配向制御層とを有する液晶パネルと、前記電極群に駆動電圧を印加するための駆動手段とを具備し、

前記一对の基板の少なくとも一方に前記一对の基板間の所望のギャップにほぼ等しい高さで固定的に形成した柱状スペーサと、前記一对の基板の間に介在して平均粒径が前記柱状スペーサの高さより若干大なる樹脂材料の粒状スペーサとを具備したことを特徴とする液晶表示装置。

【請求項2】前記柱状スペーサを前記ブラックマトリクスで覆われる領域に形成し、前記粒状スペーサを前記画素形成電極の形成領域を含む表示領域に配置したことを特徴とする請求項1記載の液晶表示装置。

【請求項3】前記柱状スペーサを前記基板に形成される保護膜との接着性を有する樹脂材料で形成したことを特徴とする請求項1記載の液晶表示装置。

【請求項4】前記柱状スペーサを、当該柱状スペーサを形成する側の基板にある保護膜の上に直接形成したことを特徴とする請求項3記載の液晶表示装置。

【請求項5】前記柱状スペーサを、当該柱状スペーサを形成する側の基板にある電極上に直接形成すると共に、当該電極に開けた開口を通して当該電極の下層にある保護膜と接続したことを特徴とする請求項3記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置に係り、特に液晶層を構成する液晶組成物を封止する一对の基板間の距離を一定に保つための新規なスペーサ構成を備えた液晶表示装置に関する。

【0002】

【従来の技術】ノート型コンピュータやコンピュータモニター用の高精細かつカラー表示が可能な表示デバイスとして液晶表示装置が広く採用されている。

【0003】この種の液晶表示装置は、基本的には少なくとも一方が透明なガラス等からなる少なくとも2枚の基板の対向間隙に液晶組成物を挟持した所謂液晶パネルを構成し、上記液晶パネルの基板に形成した画素形成用の各種電極に選択的に電圧を印加して所定画素の点灯と消灯を行う液晶パネルを用いた方式（単純マトリクス方式：STN方式）、上記各種電極と画素選択用のアクティブ素子を形成してこのアクティブ素子を選択すること

により所定画素の点灯と消灯を行う方式の液晶パネルを用いた方式（アクティブマトリクス方式）とに大きく分類される。

【0004】アクティブマトリクス型液晶表示装置は、その液晶パネルを構成するアクティブ素子として薄膜トランジスタ（TFT）を用いたものが代表的である。薄膜トランジスタを用いた液晶表示装置は、薄い軽量かつブラウン管に匹敵する高画質であるということから、OA機器の表示端末用モニターとして広く普及している。

【0005】このアクティブマトリクス型液晶表示装置に用いられる液晶パネルには、液晶の駆動方法の相違から大別して次の2通りがある。その1つは、透明電極が構成された2枚の基板で液晶組成物を挟み込み、透明電極に印加された電圧で動作させ、透明電極を透過し液晶組成物の層に入射した光を変調して表示する方式（TN方式）である。

【0006】また、もう1つは、同一基板上に構成した2つの電極の間の基板面にほぼ平行に形成した電界により液晶を動作させ、2つの電極の隙間から液晶組成物の層に入射した光を変調して表示する方式であり、視野角が著しく広いという特徴を持ち、アクティブマトリクス型液晶表示装置として極めて有望な方式である。この方式の特徴に関しては、例えば特表平5-505247号公報、特公昭63-21907号公報、特開平6-160878号公報等の文献に記載されている。以下、この方式の液晶表示装置を横電界方式（IPS方式）の液晶表示装置と称する。

【0007】図14はTN方式の液晶パネルの構成例を説明する要部断面図である。図中、SUB1とSUB2は透明なガラス基板であり、一方の基板SUB1の内面には薄膜トランジスタTFTを有し、他方の基板SUB2の内面にはカラーフィルタ赤、緑、青の3色のカラーフィルタFIL（FIL（R）、FIL（G）、FIL（G））が形成してある。なお、青色のフィルタFIL（B）は図示していない。

【0008】一方の基板SUB1の薄膜トランジスタTFTはゲート電極GT、ゲート絶縁膜GI、絶縁膜AOF、半導体層AS、ドレイン電極SD2、ソース電極SD1で構成され、ソース電極SD1に画素電極ITO1が接続されている。なお、通常、薄膜トランジスタTFTは、歩留りを向上するように1画素あたり2個形成されているが、同図では一個のみ（TFT1）を示している。

【0009】この薄膜トランジスタTFTの上層には保護膜PSV1が被覆され、最上層には液晶（液晶層）LCと接する配向膜（配向制御膜）ORI1が形成されている。

【0010】他方の基板SUB2の内面に形成した3色のフィルタFIL（FIL（R）、FIL（G）、FIL（G））の境界には遮光膜、所謂ブラックマトリクス

BMを有し、その上層には保護膜PSV2が、さらにその上に共通電極（対向電極とも言う）ITO2が形成され、最上層には液晶（液晶層）LCと接する配向膜（配向制御膜）ORI2が形成してある。そして、上記各基板の表面にはそれぞれ偏光板POL1、POL2が積層されている。

【0011】この方式の液晶パネルは、薄膜トランジスタTFTで駆動される画素電極ITO1と共通電極ITO2の間に生成される電界で液晶LCの配向方向を変えることによって画素のオン／オフを行う。

【0012】図15はIPS方式の液晶パネルの構成例を説明する要部断面図である。図中で図14と同一符号は同一機能部分に対応する。この液晶パネルは一方の基板SUB1上に映像信号線（ドレイン線）DL、対向電極（図14における共通電極ITO2に相当）CT、画素電極（図13における画素電極ITO1に相当）PXが形成され、これらの上層に成膜された保護膜PSVおよび液晶LCの層との界面に形成された配向制御層ORI1を有する。また、他方の基板SUB2上にブラックマトリクスBMで区画された3色のカラーフィルタFIL（各色に共通符号で示す）、これらの上層を覆ってカラーフィルタFILやブラックマトリクスの構成材が液晶LCを構成する液晶組成物に影響を及ぼさないように成膜されたオーバーコート層OC（図13の保護膜PSV2に相当）、および液晶LCの層との界面に形成された配向制御層ORI2を有している。

【0013】一方の基板SUB1にあるゲート絶縁膜GIとAOFは絶縁膜、映像信号線（ドレイン線）DLは導電膜d1とd2の2層からなり、対向電極CTは導電膜g1からなり、画素電極PXは導電膜g2からなる。

【0014】このIPS方式の液晶パネルは、画素電極PXと対向電極CTの間に生成される横方向（基板と平行な方向）の電界（図には電気力線で示してある）で液晶の分子の配向方向を制御して画素のオン／オフを行う。

【0015】なお、一对の基板SUB1とSUB2の間の距離（液晶組成物の層の厚み、または間隔：セルギャップあるいは単にギャップと言う）は両基板の間に球状のスペーサまたは柱状スペーサ（図示せず）を配置して所定値に規制するのが一般的である。基板SUB1と基板SUB2の外面にはそれぞれ偏光板POL1、POL2が設置されているのは図14と同様である。

【0016】また、横電界方式の液晶表示装置とは関連していないが、このような球状のスペーサに代えてカラーフィルタ基板の保護膜に円錐状のスペーサを基板に固定的に形成し、あるいはカラーフィルタ層を積層して円柱状のスペーサを固定的に形成したものが特開平9-73088号公報に開示されている。

【0017】上記特開平9-73088号公報に開示の

発明では、球状のスペーサの場合、スペーサ周辺部からの光漏れによるコントラストの低下や、スペーサを基板上に散在させる工程でスペーサが不均一に配置されて表示不良を起こすという問題点を解消するため、スペーサを基板に固定的に形成するようにしたものである。

【0018】また、基板間の間隔を保持するスペーサの形成方法として、ベースフィルムに感光性樹脂を塗布した感光性シートを基板に積層し、マスクを介した露光と現像を含むフォトリソ工程を用いるものが特開平7-325298号公報に開示されている。これは、スペーサの膜厚を均一にして色むらを防止するものである。

【0019】

【発明が解決しようとする課題】上記のような各種の液晶パネルを用いた液晶表示装置においては、その基板間のギャップをポリマー製のビーズ（粒状ビーズ）あるいは柱状ビーズで規制している。近年は、液晶表示装置をノート型パソコンなどの比較的小型・軽量の電子機器に限らず、所謂ディスプレイモニターに採用されるようになって、その画面サイズは大型化する傾向にある。

【0020】液晶パネルのサイズ（画面の大きさ）が大きくなると、特にディスプレイモニターのように、常時縦位置で使用するものでは、基板間に挟持した液晶が自重で下降し、画面の下側におけるギャップが大きくなって表示むらが発生する現象が生じる場合がある。このような現象はIPS方式やSTN方式の液晶パネルで顕著である。さらに、ギャップ規制部材にポリマービーズを用いたものでは、当該ビーズが密集して、部分的にギャップが大きくなったり、一般に透明であるポリマービーズを通して光が透過する所謂光漏れが発生して画質が劣化する場合がある。

【0021】このような問題を解決するものとして、ポリマービーズに代えて一方の基板に固定的に柱状スペーサを植立したものが知られている。しかし、このような柱状スペーサを用いたものでは、使用中に温度上昇（一般には、バックライトの加熱による）による液晶の膨張が起こると、柱状スペーサのギャップ規制能力がギャップの拡大に追従できずに対向する基板と離れてしまう場合が生じる。その結果、ギャップむらが発生して画質むらを招くという問題がある。

【0022】また、ギャップの規制にポリマービーズを用いたものでは、基板の間に多数のポリマービーズを分散させた後、液晶パネルのギャップ出し工程で当該ポリマービーズは圧縮変形された状態で基板間に介在させることにより、ある程度は上記のようなギャップの拡大に追従可能であるが、所要のギャップを確保するために、ポリマービーズはある程度以上の数量を用いる必要があるため、密集を抑制し、光漏れの発生を抑制することには限度があった。そして、前記したように、液晶パネルの熱膨張の繰り返して時間と共に自重で、あるいは液晶の下降に伴って液晶パネルの下側に下降するという

問題がある。

【0023】本発明の目的は、上記従来技術の問題点を解消することにより、液晶パネルの温度変化に起因するギャップむらを無くして品質の高い画像表示を可能とした液晶表示装置を提供することにある。

【0024】

【課題を解決するための手段】上記第1の目的を達成するため、本発明は、液晶パネルを構成する一対の基板の間のギャップを規制する部材として、当該基板の少なくとも一方に固定的に形成した柱状スペーサと少量のポリマービーズとを併用したことを特徴とする。

【0025】本発明の構成は、液晶パネルの駆動方式（STN、TN、IPS）毎に若干の相違はあるが、何れの方式の液晶パネルにおいても柱状スペーサと少量のポリマービーズとを併用するという基本的な構成では共通するものである。以下、本発明の代表的な構成を記述する。

【0026】（1）：少なくとも一方が透明な一対の基板と、前記一対の基板の一方に形成されたカラー表示のための色の異なる少なくとも2種類以上のカラーフィルタおよび各カラーフィルタの間に介在させたブラックマトリクスと、前記一対の基板の少なくとも一方の基板上に形成された画素形成電極と、前記一対の基板の間に誘電異方性を有する液晶層およびこの液晶層を構成する液晶組成物の分子配列を所定の方向に配列させるための配向制御層とを有する液晶パネルと、前記電極群に駆動電圧を印加するための駆動手段とを具備し、前記一対の基板の少なくとも一方に前記一対の基板間の所望のギャップにはほぼ等しい高さで固定的に形成した柱状スペーサと、前記一対の基板の間に介在して平均粒径が前記柱状スペーサの高さより若干大なる樹脂材料の粒状スペーサとを具備した。

【0027】上記の構成において、一対の基板間のギャップは主として柱状スペーサの高さで規制されるが、使用中に温度上昇等による液晶の膨張で柱状スペーサが基板から離れ、ギャップが拡大したときには粒状スペーサの圧縮変形が解除される方向に復元して当該ギャップを規制する。これにより、画面のギャップむらが抑制され、また粒状スペーサは基板と接した状態を維持するために、その自重で移動や下降することが阻止されると共に、液晶の移動や下降も緩和され、表示品質を極端に劣化することがない。

【0028】（2）：（1）における前記柱状スペーサは前記ブラックマトリクスで覆われる領域に形成し、前記粒状スペーサは前記画素形成電極の形成領域を含む表示領域に配置した。

【0029】柱状スペーサを前記ブラックマトリクスで覆われる領域に形成したことにより、バックライトの光の透過に影響を及ぼすことがなく、また粒状スペーサも少量で済むため、光漏の現象を最小限に抑制でき、コン

トラストの低下を抑制することができる。

【0030】（3）：（1）における前記柱状スペーサが前記基板に形成される保護膜との接着性を有する樹脂材料で形成した。

【0031】（4）：（3）における前記柱状スペーサを、当該柱状スペーサを形成する側の基板にある保護膜の上に直接形成したことを特徴とする請求項3記載の液晶表示装置。

【0032】（5）：（3）における前記柱状スペーサを、当該柱状スペーサを形成する側の基板にある電極上に直接形成すると共に、当該電極に開けた開口を通して当該電極の下層にある保護膜と接続した。

【0033】柱状スペーサは樹脂材料をフォトリソグラフィ技法で形成する。この柱状スペーサを上記（4）の構成のように、保護膜上に直接形成することで、当該柱状スペーサを形成する基板に強固に植立させることができる。この柱状スペーサを形成する基板は、カラーフィルタを有する基板側に限るものではなく、他方の基板（アクティブマトリクス型では薄膜トランジスタを形成した基板側）に形成することもできる。

【0034】また、上記下層の保護膜の上に電極がある場合には、当該電極に開口を開け、この開口を通して上記電極の下層にある保護膜に接続することで、当該柱状スペーサを形成する基板に強固に植立させることができる。

【0035】なお、本発明は、上記の構成に限定されるものではなく、一対の基板のそれぞれに、相対向するごとく所要のギャップの半分に相当する高さの柱状スペーサを形成してもよい。

【0036】また、本発明は、特許請求の範囲に記載された技術思想を逸脱することなく、種々の変更が可能である。

【0037】

【発明の実施の形態】以下、本発明の実施の形態について、実施例の図面を参照して詳細に説明する。

【0038】図1は本発明に係る液晶表示装置の第1実施例を説明する液晶パネルの要部模式断面図であり、柱状スペーサを形成する側の基板に電極を有する形式（TN方式、STN方式）に本発明を適用した構成を示す。なお、STN方式の液晶パネルでは、TN方式における画素電極と共通電極あるいは対向電極の区別はなく、一対の基板のそれぞれに互いに交叉するストライプ状電極を有している。したがって、STNに適用する場合は、画素電極と共通電極のそれぞれを上記各ストライプ電極に読み替えるものとする。

【0039】図1において、SUB2は液晶パネルを構成する一対の基板の一方の基板（ここではカラーフィルタ基板）、BMはブラックマトリクス、FILはカラーフィルタ、OCは保護膜（パッシベーション層PSV2とも称する）、ITO2は図示しない他方の基板に形成

した画素電極と対向する共通電極、SOCは柱状スペーサ、ORI2は配向膜、BZは粒状スペーサ（以下、ポリマービーズとも言う）、POLは偏光板である。

【0040】柱状スペーサSOCは、ブラックマトリクスBM、カラーフィルタFILおよび保護膜OCを形成した後、この保護膜OC上に直接形成される。これらブラックマトリクスBM、カラーフィルタFILおよび柱状スペーサSOCは樹脂材料の塗布とパターン露光／現像のプロセスすなわちフォトリソグラフィ技法で形成される。

【0041】柱状スペーサSOCは基板間の所要のギャップにはほぼ等しい高さhに形成される。その後、柱状スペーサSOCの上に共通電極ITOを形成し、さらにその上層に配向膜ORI2を塗布して、所謂カラーフィルタ基板を構成する。

【0042】このように各種の機能膜を形成した基板に対し、液晶を介して画素電極を有する他方の基板を貼り合わせる際に、少量のポリマービーズBZを散布する。このポリマービーズBZの平均粒径dは柱状スペーサSOCの高さhよりも若干大としてある。

【0043】この基板SUB2を液晶を介して他方の基板と貼り合わせ、所要のギャップを出す場合、両基板をプレスしてSUB2の柱状スペーサSOCの頂面が他方の基板の配向膜に接するようにする。このとき、柱状スペーサSOCの高さhよりも若干大なる平均粒径dのポリマービーズBZは上記他方の基板との間で圧縮変形され、その中心を通る高さがほぼ柱状スペーサSOCの高さhに等しいBZ'で示した状態となる（なお、図では変形状態を強調して示してある）。

【0044】本実施例により、液晶表示装置の使用中に液晶パネルの温度が上昇等し、液晶の膨張で柱状スペーサが基板から離れてギャップが拡大したときには粒状スペーサの圧縮変形が解除される方向に復元して当該ギャップを規制する。これにより、画面のギャップむらが抑制され、また粒状スペーサは基板と接した状態を維持するために、その自重で移動や下降することが阻止されると共に、液晶の移動や下降も緩和され、表示品質を極端に劣化することがない。

【0045】図2は本発明に係る液晶表示装置の第2実施例を説明する液晶パネルの要部模式断面図である。図1に示した電極ITO2の上に柱状スペーサSOCを形成したものであり、図1と同一符号は同一機能部分に対応すし、THは電極ITOに開けた開口を示す。

【0046】図2において、柱状スペーサSOCは電極ITO2を形成した後に形成される。このとき、電極ITO2の柱状スペーサSOC形成部分に開口THを開けておくことで電極ITO2の下層にある樹脂材料からなる保護膜OCと柱状スペーサSOCとを結合する。これにより、柱状スペーサSOCは基板SUB2に固定される。なお、柱状スペーサSOCとポリマービーズBZの

作用は第1実施例と同様である。

【0047】図3は本発明に係る液晶表示装置の第2実施例をさらに説明するための薄膜トランジスタ型TN方式の液晶パネルの一面素付近を前記図2で説明した基板SUB2側から基板SUB1側を透視した平面図である。前記図14は図3のA-A線に沿った断面図に相当する。

【0048】この液晶パネルを構成する画素（単位色画素）は、隣接する2本のゲートライン（走査信号線またはゲート信号線、ゲート線、水平信号線とも言う）GLと、隣接する2本のデータライン（映像信号線、ドレイン信号線ドレイン線または垂直信号線とも言う）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。

【0049】各画素は薄膜トランジスタTFT（TFT1とTFT2）、画素電極ITO1および保持容量素子Caddを含む。ゲートラインGLは列方向に延在し、行方向に複数本配置されている。データラインDLは行方向に延在し、列方向に複数本配置されている。

【0050】図15でも説明したように、液晶LCを基準の基板SUB1側には薄膜トランジスタTFTおよび画素電極ITO1が形成され、基板SUB2側にはカラーフィルタFIL、遮光用ブラックマトリクスBMが形成されている。上下部の透明ガラス基板SUB2、1は例えば1.1mm程度、または0.7mm程度の厚さを有している。

【0051】本実施例では、柱状スペーサSOCをブラックマトリクスBMで覆われる領域でかつデータラインDL上およびゲートライン上に位置するごとく形成してある。この液晶パネルのギャップは、主として柱状スペーサSOCで規制され、ポリマービーズBZは主として前記した柱状スペーサSOCがギャップの拡大に追従できない状況でのギャップむらを抑制するために設けてあり、画素領域（画素電極上）に少数個散布してある。

【0052】なお、柱状スペーサSOCの形成場所、その数、形状は図示のものに限らない。また、図3では柱状スペーサSOC、ポリマービーズBZのサイズは理解を容易にするために示したもので、実際の製品におけるサイズとは必ずしも一致しない。

【0053】本実施例によっても、液晶表示装置の使用中に液晶パネルの温度が上昇等し、液晶の膨張で柱状スペーサが基板から離れてギャップが拡大したときには粒状スペーサの圧縮変形が解除される方向に復元して当該ギャップを規制する。これにより、画面のギャップむらが抑制され、また粒状スペーサは基板と接した状態を維持するために、その自重で移動や下降することが阻止されると共に、液晶の移動や下降も緩和され、表示品質を極端に劣化することがない。

【0054】図4は本発明に係る液晶表示装置の第3実施例を説明する液晶パネルの要部模式断面図であり、柱

状スペーサを形成する側の基板に電極を有しない横電界型アクティブマトリクス方式（IPS方式）に本発明を適用した構成を示す。

【0055】本実施例は、カラーフィルタFILを形成した側の基板SUB2にはITO等の電極を有しないため、この基板SUB2の内面に形成した保護膜OC（この場合は、カラーフィルタFILあるいはブラックマトリクスBMによる液晶の汚染防止、および基板SUB2の内面平坦化膜として機能する）上に柱状スペーサSOCを形成してある。

【0056】保護膜OC上に柱状スペーサSOCを形成後、配向膜ORI2を塗布し、ラビング等で配向制御能を付与する。そして、この柱状スペーサSOCを形成した基板SUB2の画素領域における配向膜ORI2上にポリマービーズBZを散布し、液晶を注入または滴下して他方の基板SUB1を積層する。

【0057】基板SUB1には薄膜トランジスタや画素電極、対向電極、その他の配線などが形成されている。

【0058】一对の基板SUB1とSUB2を液晶を介して貼り合わせた後、両基板の上下からプレスして所要のギャップ出しを行う。このとき、所要のギャップは主として柱状スペーサSOCの高さhで規制し、ポリマービーズBZは図中にBZ'で示したように元の粒径dより高さが短縮されて圧縮変形された状態となる。このポリマービーズBZの作用は前記した実施例と同様なので、再度の説明はしない。

【0059】図5は本発明に係る液晶表示装置の第3実施例をさらに説明するための薄膜トランジスタ型IPS方式の液晶パネルの一面素付近を前記図4で説明した基板SUB2側から基板SUB1側を透視した平面図である。

【0060】各画素は走査信号線（ゲート信号線、ゲート線または水平信号線）GLと、対向電圧信号線（対向電極配線）CLと、隣接する2本の映像信号線（ドレイン信号線、ドレイン線または垂直信号線）DLとの交差領域内（4本の信号線で囲まれた領域内）に配置されている。

【0061】各画素は薄膜トランジスタTFT、蓄積容量Cstg、画素電極PXおよび対向電極CTを含む。走査信号線GL、対向電圧信号線CLは図5では左右方向に延在し、上下方向に複数本配置されている。

【0062】また、映像信号線DLは上下方向に延在し、左右方向に複数本配置され、画素電極PXはソース電極SD1を介して薄膜トランジスタTFTと電気的に接続される。対向電極CTは対向電圧信号線CLと電気的に接続されている。

【0063】そして、画素電極PXと対向電極CTは互いに対向し、かつ画素電極PXと対向電極CTは歯状に構成され、各画素電極PXと対向電極CTとの間の電界により液晶の光学的な状態を制御し、表示を制御する。

る。

【0064】本実施例では、柱状スペーサSOCはブラックマトリクスBMで覆われる映像信号線DL上、走査信号線GL上、あるいは対向電圧信号線CL上に形成してある。そして、ポリマービーズBZは主としてブラックマトリクスBMの領域外すなわち画素領域に少数個散布されている。

【0065】なお、柱状スペーサSOCの形成場所、その数、形状は図示のものに限らない。また、図5では柱状スペーサSOC、ポリマービーズBZのサイズは理解を容易にするために示したもので、実際の製品におけるサイズとは必ずしも一致しない。

【0066】本実施例によっても、液晶表示装置の使用中に液晶パネルの温度が上昇等し、液晶の膨張で柱状スペーサが基板から離れてギャップが拡大したときには粒状スペーサの圧縮変形が解除される方向に復元して当該ギャップを規制する。これにより、画面のギャップむらが抑制され、また粒状スペーサは基板と接した状態を維持するために、その自重で移動や下降することが阻止されると共に、液晶の移動や下降も緩和され、表示品質を極端に劣化することがない。

【0067】図6および図7は本発明に係る液晶表示装置の第3実施例の効果を説明する液晶パネルの要部模式断面図であり、薄膜トランジスタや画素電極、対向電極、各種配線を形成した基板SUB1と柱状スペーサSOCを形成した基板SUB2とを液晶LCを介して貼り合わせ、プレスにより所要のギャップ出しをした状態を示す。

【0068】基板SUB1の構成における各部材は前記図5で説明したものと同一符号で示してある。また、基板SUB2の構成における各部材は前記図4で説明したものと同一符号で示してある。

【0069】図6に示したギャップ出しを行った状態では、柱状スペーサSOCの頂面は基板SUB1と当接しており、ポリマービーズBZは矢印Aで示したように圧縮変形されている。

【0070】この状態から、図7に示したように、バックライト等からの熱で液晶LCが膨張して基板SUB1とSUB2のギャップが拡大した場合、柱状スペーサSOCの頂面は矢印Bに示したように基板SUB1から離れてギャップ規制能力が喪失する場合がある。しかし、このときポリマービーズBZは矢印Cで示した元の粒径に復元する傾向になり、ギャップの拡大に追従して両基板間のギャップを規制する。

【0071】したがって、液晶パネルの画面でのギャップむらの発生を抑制し、高品質の画像表示を維持することができる。なお、柱状スペーサSOCとポリマービーズBZの動きは前記他の実施例においても同様である。

【0072】次に、前記各実施例を適用した本発明による液晶表示装置の駆動および製品構成例について説明す

る。なお、STN方式の液晶パネルを用いたものについては省略する。

【0073】図8は本発明を適用したアクティブ・マトリクス型液晶表示装置の構成と駆動システムの説明図である。この液晶表示装置は、前記実施例のうちのアクティブ・マトリクス型液晶パネルに関する何れかを用いたものである。この液晶パネルPNLの周辺にデータ線（ドレイン信号線、ドレイン線、または映像信号線）駆動回路（ICチップ）すなわちドレインドライバDDR、走査線（ゲート信号線またはゲート線とも言う）駆動回路（ICチップ）すなわちゲートドライバGDRを有し、これらドレインドライバDDRとゲートドライバGDRに画像表示のための表示データやクロック信号、階調電圧などを供給する表示制御手段である表示制御装置（図8ではコントローラと表記）CRL、電源回路（図8では電源部と表記）PWUを備えている。

【0074】コンピュータ、パソコンやテレビ受像回路などの外部信号ソースからの表示データと制御信号クロック、表示タイミング信号、同期信号は表示制御装置CRLに入力する。表示制御装置CRLには、階調基準電圧生成部、タイミングントローラTCONなどが備えられており、外部からの表示データを液晶パネルPNLでの表示に適合した形式のデータに変換する。

【0075】ゲートドライバGDRとドレインドライバDDRに対する表示データとクロック信号は図示したように供給される。ドレインドライバDDRの前段のキャリア出力は、そのまま次段のドレインドライバのキャリア入力に与えられる。

【0076】図9は液晶パネルの各ドライバの概略構成と信号の流れを示すブロック図である。ドレインドライバDDRは映像（画像）信号等の表示データのデータラッチ部と出力電圧発生回路とから構成される。また、階調基準電圧生成部HTV、マルチプレクサMPX、コモン電圧生成部CVD、コモンドライバCDD、レベルシフト回路LST、ゲートオン電圧生成部GOV、ゲートオフ電圧生成部GFD、およびDC-DCコンバータD/Dは図17の電源回路PWUに設けられる。

【0077】図10は信号ソース（本体）から表示制御装置に入力される表示データおよび表示制御装置からドレインドライバとゲートドライバに出力される信号を示すタイミング図である。表示制御装置CRLは信号ソースからの制御信号（クロック信号、表示タイミング信号、同期信号）を受けて、ドレインドライバDDRへの制御信号としてクロックD1（CL1）、シフトクロックD2（CL2）および表示データを生成し、同時にゲートドライバGDRへの制御信号として、フレーム開始指示信号FLM、クロックG（CL3）および表示データを生成する。

【0078】信号ソースからの表示データの伝送に低電圧差動信号（LVDS信号）を用いる方式では、当該信

号ソースからのLVDS信号を上記表示制御装置を搭載する基板（インターフェイス基板）に搭載したLVDS受信回路で元の信号に変換してからゲートドライバGDRおよびドレインドライバDDRに供給する。

【0079】図10から明らかなように、ドレインドライバのシフト用クロック信号D2（CL2）は本体コンピュータ等から入力されるクロック信号（CLK）および表示データの周波数と同じであり、XGA表示素子では約40MHz（メガヘルツ）の高周波となる。

【0080】図11は本発明による液晶表示装置の全体構成を説明する展開斜視図であり、液晶表示装置（以下、2枚の基板SUB1、SUB2を貼り合わせてなる液晶パネル、駆動手段、バックライト、その他の構成部材を一体化した液晶表示モジュール：MDLと称する）の具体的構造を説明するものである。

【0081】SHDは金属板からなるシールドケース（メタルフレームとも言う）、WDは表示窓、INS1～3は絶縁シート、PCB1～3は駆動手段を構成する回路基板（PCB1はドレイン側回路基板：映像信号線駆動用回路基板、PCB2はゲート側回路基板、PCB3はインターフェース回路基板）、JN1～3は回路基板PCB1～3同士を電気的に接続するジョイナ、TCP1、TCP2はテープキャリアパッケージ、PNLは液晶パネル、GCはゴムクッション、ILSは遮光スペーサ、PRSはプリズムシート、SPSは拡散シート、GLBは導光板、RFSは反射シート、MCAは一体化成形により形成された下側ケース（モールドフレーム）、MOはMCAの開口、LPは蛍光管、LPCはランプケーブ、GBは蛍光管LPを支持するゴムブッシュ、BATは両面粘着テープ、BLは蛍光管や導光板等からなるバックライトを示し、図示の配置関係で拡散板部材を積み重ねて液晶表示モジュールMDLが組立てられる。

【0082】液晶表示モジュールMDLは、下側ケースMCAとシールドケースSHDの2種の収納・保持部材を有し、絶縁シートINS1～3、回路基板PCB1～3、液晶パネルPNLを収納固定した金属製のシールドケースSHDと、蛍光管LP、導光板GLB、プリズムシートPRS等からなるバックライトBLを収納した下側ケースMCAとを合体させてなる。

【0083】映像信号線駆動用回路基板PCB1には液晶パネルPNLの各画素を駆動するための集積回路チップが搭載され、またインターフェース回路基板PCB3には外部ホストからの映像信号の受入れ、タイミング信号等の制御信号を受け入れる集積回路チップ、およびタイミングを加工してクロック信号を生成するタイミングコンバータTCON等が搭載される。

【0084】上記タイミングコンバータで生成されたクロック信号はインターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1に敷設されたクロッ

ク信号ラインCLLを介して映像信号線駆動用回路基板PCB1に搭載された集積回路チップに供給されるのは前記したとおりである。

【0085】インターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1は多層配線基板であり、上記クロック信号ラインCLLはインターフェース回路基板PCB3および映像信号線駆動用回路基板PCB1の内層配線として形成される。

【0086】なお、液晶パネルPNLにはTFTを駆動するためのドレイン側回路基板PCB1、ゲート側回路基板PCB2およびインターフェース回路基板PCB3がテープキャリアパッケージTCP1、TCP2で接続され、各回路基板間はジョイナJN1、2、3で接続されている。液晶パネルPNLは前記した本発明によるアクティブマトリクス型液晶表示装置であり、その2枚の基板の間隔を所定値に維持するために前記実施例で説明した粒子入りの柱状スペーサとポリマービーズとを備えている。

【0087】なお、各駆動回路（ドレインドライバ、ゲートドライバ）を液晶パネルの一方の基板、一般には基板SUB1の周辺に直接搭載したガラス・オン・チップ方式（FCA方式とも称する）を採用したものにも、本発明は同様に適用できる。

【0088】液晶パネルPNLは前記した本発明によるアクティブマトリクス型液晶表示装置であり、その2枚の基板の間隔を所定値に維持するために前記実施例で説明した粒子入りの柱状スペーサとポリマービーズとを備えている。

【0089】図12は本発明による液晶表示装置を実装した電子機器の一例としてのノート型コンピュータの斜視図である。

【0090】このノート型コンピュータ（可搬型パソコン）はキーボード部（本体部）と、このキーボード部にヒンジで連結した表示部から構成される。キーボード部にはキーボードとホスト（ホストコンピュータ）、CPU等の信号生成機能を収納し、表示部には液晶パネルPNLを有し、その周辺に駆動回路基板PCB1、PCB2、コントロールチップTCONを搭載したPCB3、およびバックライト電源であるインバータ電源基板などが実装される。

【0091】そして、上記液晶表示パネルPNL、各種回路基板PCB1、PCB2、PCB3、インバータ電源基板、およびバックライトを一体化した図12で説明した液晶表示モジュールを実装してある。

【0092】図13は本発明による液晶表示装置を実装した電子機器の他例としてのディスプレイモニターの正面図である。このディスプレイモニターは表示部とスタンド部とから構成され、表示部には前記した本発明による液晶パネルPNLを持つ液晶表示装置が実装されている。また、このようなディスプレイモニターのスタンド

部にホストコンピュータ、あるいはテレビ受像回路を内蔵してもよい。

【0093】本発明は上記の実施例に限らず、本発明の技術思想を逸脱することなく、種々の変更が可能であることは前記したとおりである。

【0094】

【発明の効果】以上説明したように、本発明によれば、液晶パネルの基板間のギャップを規制する部材として一方の基板に固定的に形成した柱状スペーサとポリマービーズとを併用したことにより、柱状スペーサが追従できないギャップ規制をポリマービーズで補完でき、表示領域内のギャップむらの発生が抑制される。また、ポリマービーズの散布量を必要最小限とすることで、表示領域での光漏れ量を抑制した高品質の画像表示の液晶表示装置が得られる。

【図面の簡単な説明】

【図1】本発明に係る液晶表示装置の第1実施例を説明する液晶パネルの要部模式断面図である。

【図2】本発明に係る液晶表示装置の第2実施例を説明する液晶パネルの要部模式断面図である。

【図3】本発明に係る液晶表示装置の第2実施例をさらに説明するための薄膜トランジスタ型TN方式の液晶パネルの一面素付近を前記図2で説明した基板SUB2側から基板SUB1側を透視した平面図である。

【図4】本発明に係る液晶表示装置の第3実施例を説明する液晶パネルの要部模式断面図である。

【図5】本発明に係る液晶表示装置の第3実施例をさらに説明するための薄膜トランジスタ型IPS方式の液晶パネルの一面素付近を前記図4で説明した基板SUB2側から基板SUB1側を透視した平面図である。

【図6】本発明に係る液晶表示装置の第3実施例の効果説明する液晶パネルの要部模式断面図である。

【図7】本発明に係る液晶表示装置の第3実施例の効果説明する液晶パネルの要部模式断面図である。

【図8】本発明を適用したアクティブ・マトリクス型液晶表示装置の構成と駆動システムの説明図である。

【図9】液晶パネルの各ドライバの概略構成と信号の流れを示すブロック図である。

【図10】信号ソース（本体）から表示制御装置に入力される表示データおよび表示制御装置からドレインドライバとゲートドライバに出力される信号を示すタイミング図である。

【図11】本発明による液晶表示装置の全体構成を説明する展開斜視図である。

【図12】本発明による液晶表示装置を実装した電子機器の一例としてのノート型コンピュータの斜視図である。

【図13】本発明による液晶表示装置を実装した電子機器の他例としてのディスプレイモニターの正面図である。

【図14】TN方式の液晶パネルの構成例を説明する要部断面図である。

【図15】IPS方式の液晶パネルの構成例を説明する要部断面図である。

【符号の説明】

SUB1, SUB2 基板

FIL カラーフィルタ

BM ブラックマトリクス

OC (PSV) 保護膜

ITO2 対向電極 (共通電極)

ORI2 配向膜

SOC 柱状スペーサ

BZ 粒状スペーサ (ポリマービーズ)

DL 映像信号線 (ドレイン線、データライン)

SD2 ドレイン電極

CL 対向電圧信号線

CT 対向電極

PX 画素電極

SD1 ソース電極

Cadd 付加容量

Cstg 蓄積容量

GL 走査信号線 (ゲートライン、ゲート線)

GT ゲート電極

TFT 薄膜トランジスタ

ORI1, ORI2 配向膜

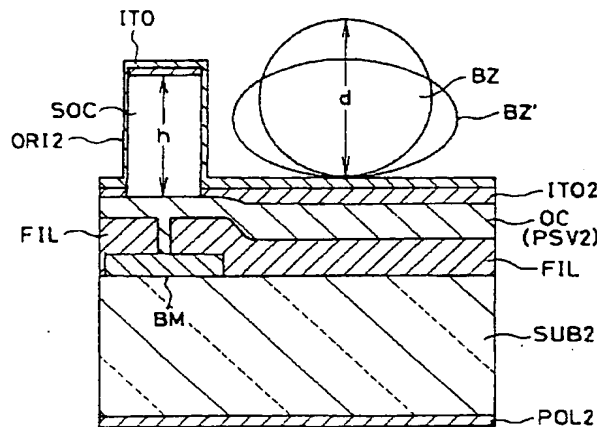
LC 液晶層

GI ゲート絶縁膜

POL1, POL2 偏光板

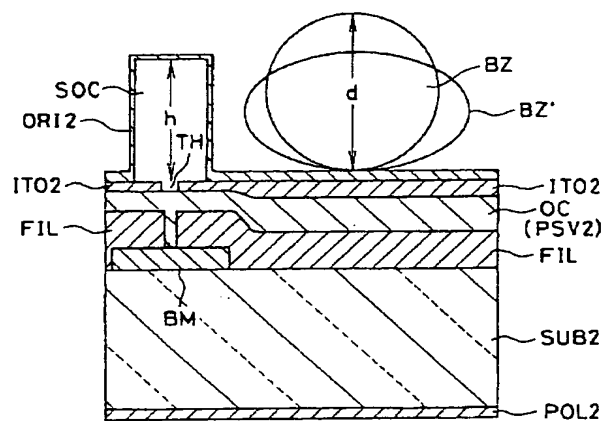
【図1】

図1

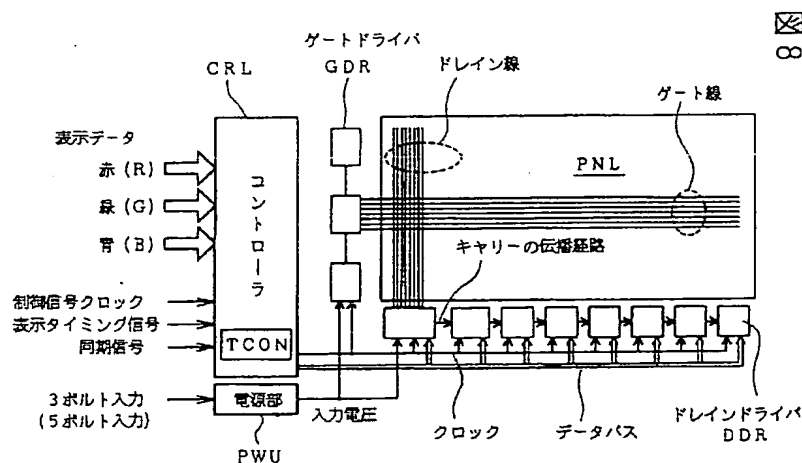


【図2】

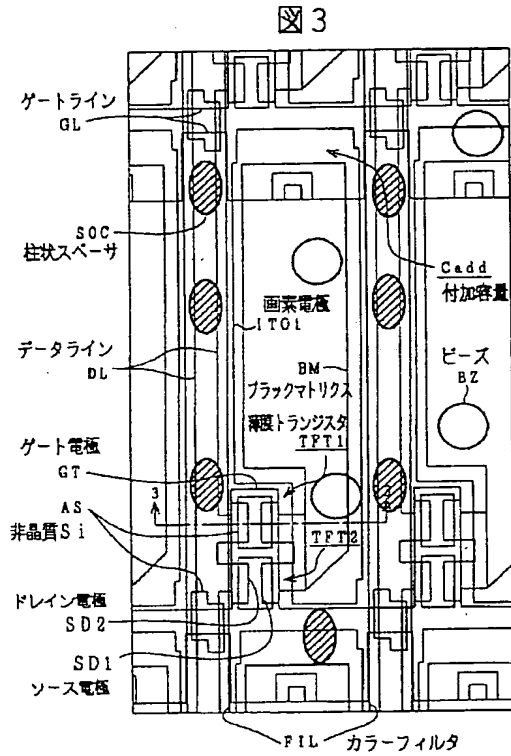
図2



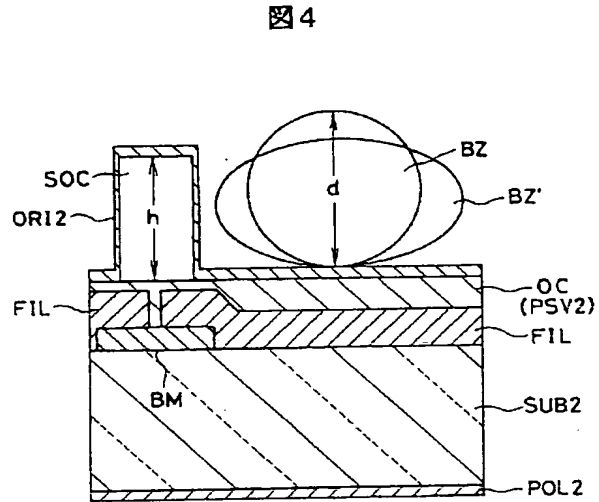
【図8】



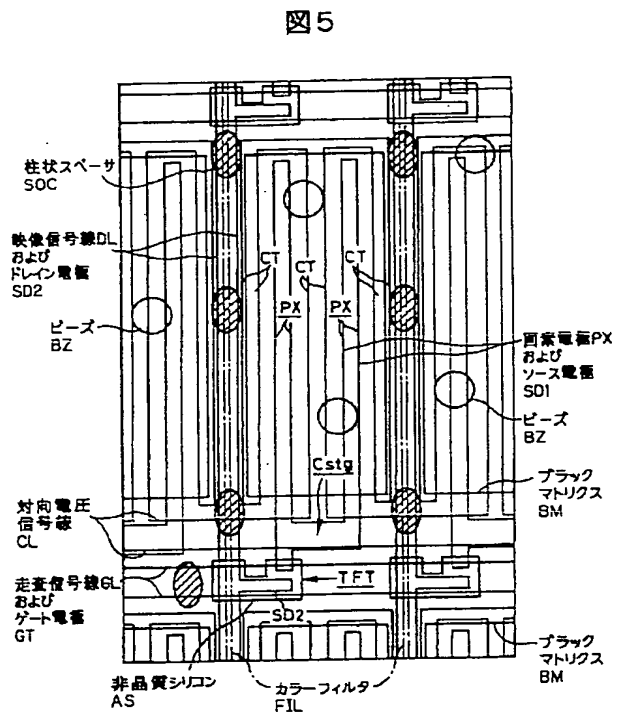
【図3】



【図4】

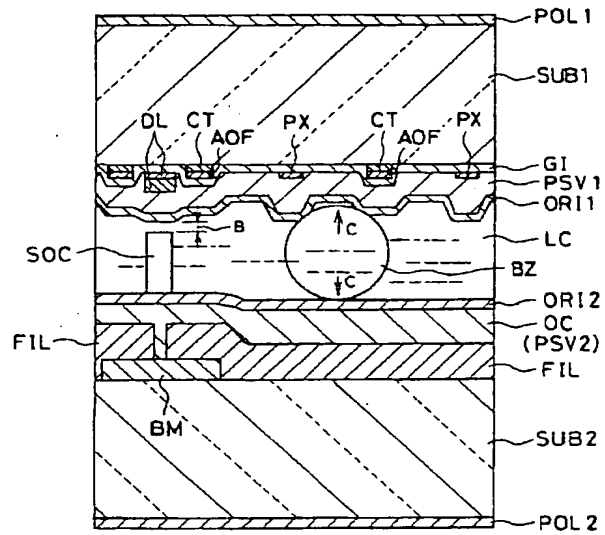


【図5】



【図7】

图7



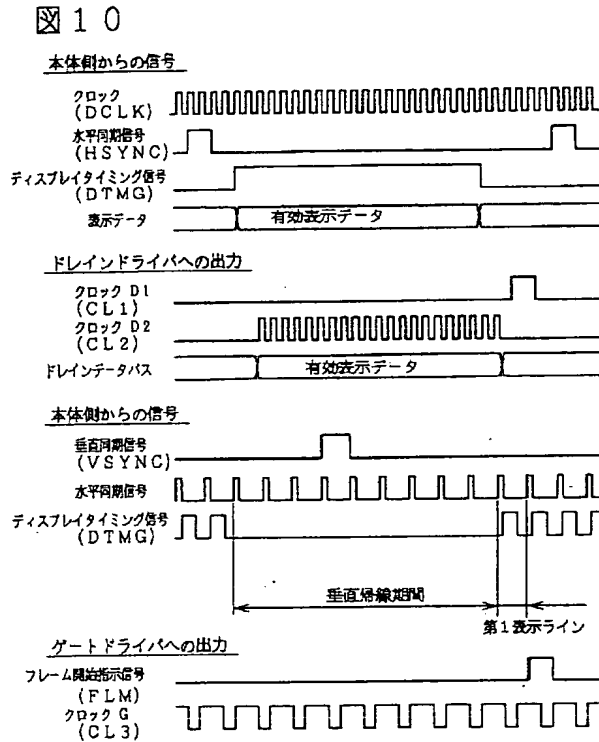
The diagram illustrates the internal architecture of a video signal processing system for a PNL (Passive Nematic Liquid) display. The system is composed of several interconnected functional blocks:

- Input Section:** Receives external signals: *表示データ* (Display Data), *表示タイミング同期信号* (Display Timing Synchronization Signal), and *クロック* (Clock).
- Control and Timing Section:** Includes the **表示制御装置** (Display Control Device) which manages the system. It also receives *CRL* (Control Reference Level) and *D/D* (Data/Data) signals.
- Power and Voltage Regulation Section:** Features a **DC-DCコンバータ** (DC-DC Converter) that takes *3Vin (5Vin)* as input and provides regulated power lines.
- Signal Processing Section:**
 - MTV (Matrix Voltage Generator):** Generates matrix voltages for the display.
 - マルチプレкса (Multiplexer):** Routes signals from the input and control sections to the output.
 - バッファ回路 (Buffer Circuit):** Buffers signals, particularly those related to *BF* (Brightness Feedback).
 - レベルシフタ (Level Shifter):** Adjusts signal levels for compatibility with the display's input range.
 - GV (Gate Voltage) Section:** Contains *ゲートオン電圧生成部* (Gate On Voltage Generator) and *ゲートオフ電圧生成部* (Gate Off Voltage Generator) to produce precise gate driving voltages.
- Output and Driving Section:**
 - ドレインドライバ (Drain Driver):** Drives the drain electrodes of the display pixels.
 - コモンドライバ (Common Driver):** Drives the common electrodes.
 - ゲートドライバ (Gate Driver):** Drives the gate electrodes.
- Display Panel:** The final output is connected to the **PNL** (Passive Nematic Liquid) display panel.

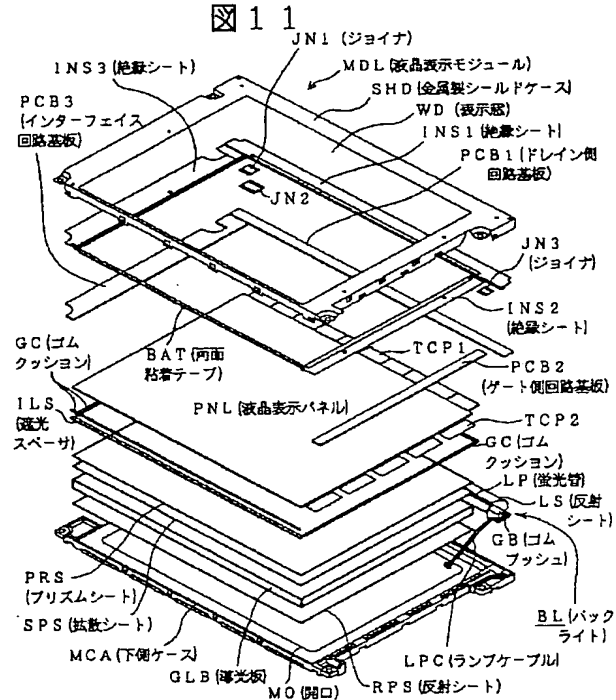
Legend:

- \Rightarrow アナログ信号 (Analog Signal)
- \rightarrow データ、クロック (Data, Clock)
- \Rightarrow 電源ライン (Power Line)

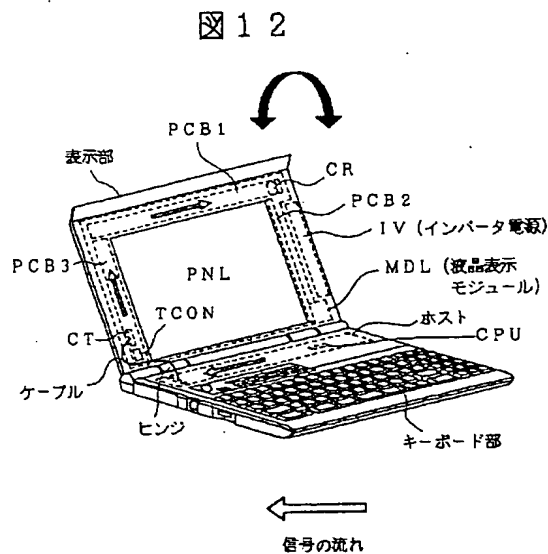
【図10】



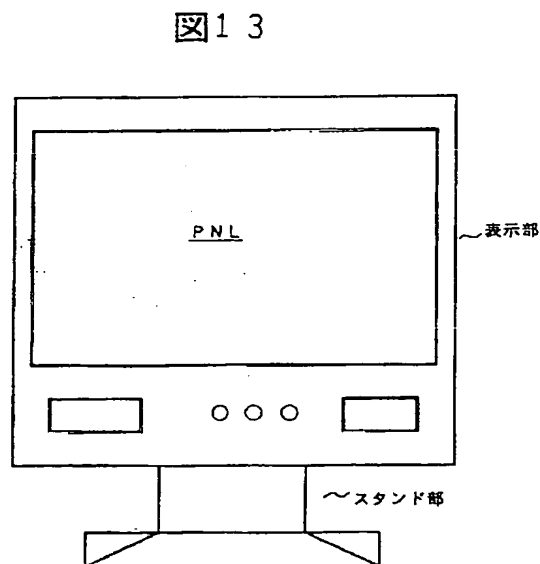
【図11】



【図12】

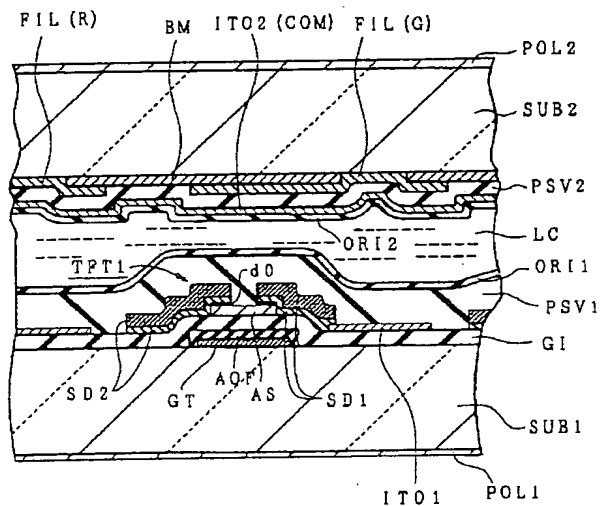


【図13】



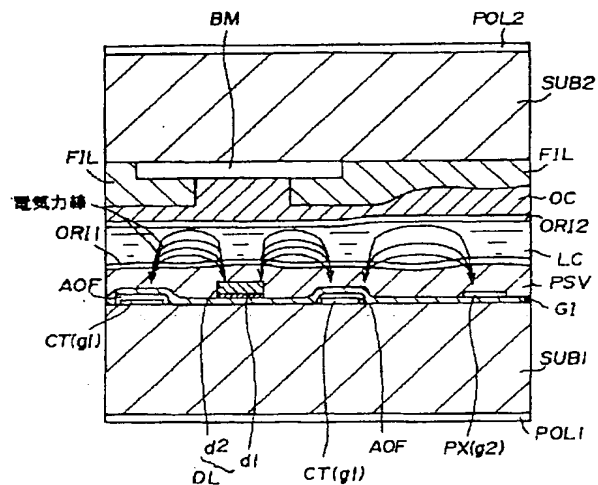
【図14】

図14



【図15】

図15



フロントページの続き

(72)発明者 岩壁 靖
千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

Fターム(参考) 2H089 LA07 LA09 LA16 LA19 NA14
NA15 QA06 QA14 RA05 RA10
TA04 TA05 TA09 TA12 TA13
TA17 TA18